

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное учреждение
высшего профессионального образования
"Казанский (Приволжский) федеральный университет"
Институт физики



подписано электронно-цифровой подписью

Программа дисциплины
Компьютеры и системы БЗ.В.7

Направление подготовки: 011800.62 - Радиофизика

Профиль подготовки: Телекоммуникационные системы и информационные технологии

Квалификация выпускника: бакалавр

Форма обучения: очное

Язык обучения: русский

Автор(ы):

Ситников Ю.К.

Рецензент(ы):

Карпов Аркадий Васильевич

СОГЛАСОВАНО:

Заведующий(ая) кафедрой: Шерстюков О. Н.

Протокол заседания кафедры No ____ от " ____ " _____ 201__ г

Учебно-методическая комиссия Института физики:

Протокол заседания УМК No ____ от " ____ " _____ 201__ г

Регистрационный No 6107814

Казань
2014

Содержание

1. Цели освоения дисциплины
2. Место дисциплины в структуре основной образовательной программы
3. Компетенции обучающегося, формируемые в результате освоения дисциплины /модуля
4. Структура и содержание дисциплины/ модуля
5. Образовательные технологии, включая интерактивные формы обучения
6. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины и учебно-методическое обеспечение самостоятельной работы студентов
7. Литература
8. Интернет-ресурсы
9. Материально-техническое обеспечение дисциплины/модуля согласно утвержденному учебному плану

Программу дисциплины разработал(а)(и) доцент, к.н. (доцент) Ситников Ю.К. Кафедра радиофизики Отделение радиофизики и информационных систем, Jury.Sitnikov@kpfu.ru

1. Цели освоения дисциплины

Целями освоения дисциплины Б3.Б.16. "Компьютеры и системы" являются знакомство с физическими принципами работы современных вычислительных машин, выработке умения математически описывать физические процессы, лежащие в основе действия элементов и узлов вычислительных машин. В курсе излагаются арифметические и логические основы действия узлов и устройств вычислительных машин, техника применения интегральных микросхем различной степени интеграции в электронной цифровой вычислительной техники.

2. Место дисциплины в структуре основной образовательной программы высшего профессионального образования

Данная учебная дисциплина включена в раздел " Б3.В.7 Профессиональный" основной образовательной программы 011800.62 Радиофизика и относится к вариативной части. Осваивается на 3 курсе, 5 семестр.

Профессиональный цикл Б3.Б.16. Для освоения данной дисциплины необходимы знания, приобретенные в результате освоения предшествующих дисциплин: "Основы радио-электроники" (Б3.Б.11), "Полупроводниковая электроника" (Б3.Б.13), Б3.Б7. "Теория и применение микроэлектронных приборов"

Дисциплина входит в профессиональный цикл (блок Б3) бакалавров по направлению 011800.XX - "Радиофизика Микросхемотехника и нанотехнологии" и является обязательной для изучения. Изучение данной дисциплины базируется на подготовке по физике и математике в рамках Государственного стандарта общего образования, дисциплин подготовки бакалавров по направлению 011800.XX - "Радиофизика: Микросхемотехника и наноэлектроника": Б2.В1 "электричество и магнетизм", Б3.Б1 "основы радиоэлектроники" Дисциплина служит основой для последующего изучения дисциплин курса физики Б3.ДВ3 "Цифровые устройства", Б3.ДВ2 "Микропроцессоры в информационных системах".

3. Компетенции обучающегося, формируемые в результате освоения дисциплины /модуля

В результате освоения дисциплины формируются следующие компетенции:

Шифр компетенции	Расшифровка приобретаемой компетенции
ОК-1 (общекультурные компетенции)	способность использовать в познавательной и профессиональной деятельности базовые знания в области математики и естественных наук; а также
Ок-3	способностью приобретать новые знания, используя современные образовательные и информационные технологии.
ПК-1 (профессиональные компетенции)	способность использовать базовые теоретические знания для решения профессиональных задач;

В результате освоения дисциплины студент:

1. должен знать:

- принцип действия электронных цифровых вычислительных машин;
- математические модели узлов ЭЦВМ с целью определения их характеристик и основных параметров, а также построение эквивалентных схем для различных режимов работы;
- особенности расчёта узлов ЭЦВМ.

2. должен уметь:

- математически описывать физические процессы, происходящие в устройствах ВМ;
- на основе анализа особенностей микроэлектронных приборов правильно выбирать элементную базу для построения ВМ;

3. должен владеть:

- методами анализа и синтеза устройств ВМ с учетом особенностей работы полупроводниковых приборов и микросхем в различных режимах и частотных диапазонах их применения.
- навыками работы с учебной и научной литературой.

4. должен демонстрировать способность и готовность:

Студент должен демонстрировать способность и готовность осуществлять структурный синтез узлов элетронных цифровых вычислительных машин

4. Структура и содержание дисциплины/ модуля

Общая трудоемкость дисциплины составляет 6 зачетных(ые) единиц(ы) 180 часа(ов).

Форма промежуточного контроля дисциплины экзамен в 5 семестре.

Суммарно по дисциплине можно получить 100 баллов, из них текущая работа оценивается в 50 баллов, итоговая форма контроля - в 50 баллов. Минимальное количество для допуска к зачету 28 баллов.

86 баллов и более - "отлично" (отл.);

71-85 баллов - "хорошо" (хор.);

55-70 баллов - "удовлетворительно" (удов.);

54 балла и менее - "неудовлетворительно" (неуд.).


4.1 Структура и содержание аудиторной работы по дисциплине/ модулю

Тематический план дисциплины/модуля

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	

1.	Тема 1. I. ОСНОВЫ ЦИФРОВОЙ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ 1. Введение 1.1. Введение в информационные основы вычислительной техники. Непрерывные и дискретные сообщения.						
----	---	--	--	--	--	--	--

Количество информации

5	1	2	1	2	устный опрос
					

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
2.	Тема 2. 1.2. Численные методы решения задач и возможность автоматического выполнения расчётов. Алгоритм. Свойства алгоритма. Алфавит и язык.	5	2	2	1	2	отчет
3.	Тема 3. 1.3. Машинный язык и язык высокого уровня. Уровни описания ЦВМ.	5	3	2	1	2	отчет
4.	Тема 4. 1.4. Блок-схема цифровой вычислительной машины. Назначение основных узлов ВМ. Характеристики ЦВМ и её основных узлов. Работа ВМ по хранимой в памяти программе.	5	4	2	1	2	устный опрос
5.	Тема 5. 2. Арифметические основы ЦВМ 2.1. Представление информации в ВМ. Натуральные и машинные единицы информации. Бит, байт, слог, слово, поле, массив, разряд, команда.	5	5	2	1	2	отчет

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
6.	Тема 6. 2.2. Системы счисления. Позиционные и непозиционные системы счисления. Десятичная, двоичная и восьмеричная системы. Двоично-десятичное и двоично-восьмеричное представление чисел. Код числа. Коды чисел в ЦВМ: целые числа, числа с фиксированной и с плавающей запятой. Прямой, обратный и дополнительный коды. Модифицированные коды. Сложение, вычитание, умножение и деление одноразрядных и многоразрядных двоичных чисел. Операции десятичной арифметики при двоичном кодировании.	5	6	2	1	2	отчет
7.	Тема 7. 3. Логические основы ЦВМ 3.1. Элементы теории булевых функций. Булевы функции одной и двух переменных. Функционально полные системы булевых функций. Теорема о функциональной полноте. Минимизация булевых выражений. Диаграммы Вейча.	5	7	2	1	2	отчет

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
8.	<p>Тема 8. II. ЭЛЕМЕНТЫ, УЗЛЫ И УСТРОЙСТВА ЦВМ</p> <p>Элементная база ЦВМ</p> <p>4.1. Комбинационные схемы и цифровые автоматы. Автомат Мура. Таблицы состояний и переходов цифрового автомата.</p> <p>4.2. Технические аналоги булевых функций. Схемы конъюнкции, дизъюнкции и инверсии. Сложные логические схемы. Каскадное включение схем инверсной логики (И-НЕ, ИЛИ-НЕ) для активного низкого уровня и активного высокого уровня.</p> <p>Примеры схем, реализующих сложные функциональные зависимости. Системы логических элементов. Три способа физического представления информации. Параметры потенциального и импульсного сигналов. Три типа схем цифровых устройств. Параллельный и последовательный способы передачи информации. Двухтактная синхронная передача информации.</p>	5	8	2	1	2	отчет

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
9.	<p>Тема 9. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноктактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноктактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.</p>	5	9	2	1	2	устный опрос

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
10.	<p>Тема 10. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноктактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноктактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.</p>	5	10	1	1	2	отчет

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
11.	Тема 11. 5.2. Счётчики. Разновидности счётчиков. Операции, выполняемые в счётчиках. Асинхронный двоичный счётчик с последовательным переносом на T триггерах. Сквозной перенос. Синхронный счётчик со сквозным переносом. Групповой перенос.	5	11	1	1	2	коллоквиум
12.	Тема 12. 5.3. Сумматоры. Комбинационный одноразрядный сумматор. Комбинационный одноразрядный вычитатель. Одноразрядный накапливающий сумматор. Последовательный и параллельный многоразрядные сумматоры. Модификации сумматоров. Способы ускорения процесса переноса.	5	12	2	1	2	коллоквиум
13.	Тема 13. 5.4. Дешифраторы. Линейный дешифратор. Двухступенчатый дешифратор (прямоугольный дешифратор). Пирамидальный дешифратор.	5	13	2	1	2	отчет
14.	Тема 14. 5.5. Преобразователи кодов.	5	14	2	1	2	отчет
15.	Тема 15. 5.6. Селекторы и мультиплексоры.	5	15	2	1	2	устный опрос

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
16.	<p>Тема 16. 6. Основные устройства ЦВМ. 6.1. Оперативные запоминающие устройства. Типы устройств памяти ВМ. Характеристики и параметры устройств памяти. Адресные ЗУ. Разновидности организации ОЗУ. Полупроводниковые интегральные ЗУ. Сравнительные характеристики структур ЗУ. Типовая блок-схема ОЗУ. Сверхоперативное ЗУ. Безадресные ЗУ, ассоциативные ЗУ. ЗУ стековые (магазинные). Виртуальная память. Постоянные ЗУ. Полупроводниковые ПЗУ. 6.2. Внешние запоминающие устройства. ЗУ магнитных лентах, жестких и гибких магнитных дисках. Принципы записи на магнитный носитель. Расположение информации на лентах, дисках. Разметка магнитной поверхности. Контроллеры внешних запоминающих устройств. Эксплуатация НГМД и дискет. Лазерные компакт диски.</p>	5	16	2	1	2	устный опрос

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
17.	Тема 17. 6.3. Процессор. Устройство управления. Работа ВМ по хранимой в памяти программе. Кодирование команд. Операнд. Адрес. Одно-, двух-, трехадресные команды. Поля машинных слов. Поле указателей. Поле индикации. Естественный и принудительный порядок выполнения команд. Безусловный и условный переходы. Цикл. Система адресации и способы кодирования адресов. Код адреса и исполнительный адрес. Подразумеваемый операнд. Прямая адресация. Косвенная адресация. Адресация слов переменной длины. Управление работой процессора: "жесткая логика" и микропрограммное управление. Структура микроопераций.	5	17	4	1	2	отчет

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
19.	Тема 19. 7. Обмен информацией и связи между устройствами ЦВМ. 7.1. Интерфейсы вычислительных машин и структура ВМ. Стандартный интерфейс периферийных устройств. Последовательный и параллельные интерфейсы. Синхронный и асинхронный обмен информацией между устройствами машины. Интерфейс ОЗУ. Односвязный и многосвязный интерфейсы ОЗУ. Интерфейс "Общая шина" и структура с индивидуальными интерфейсами. 2. Компьютеры с каналом. Распределение функций между процессором и каналом. Основные функции канала ввода и вывода. Каналы с прямым и с косвенным доступом к памяти	5	18	2	1	2	устный опрос
	Тема . Итоговая форма контроля	5		0	0	0	экзамен
	Итого			36	18	36	

4.2 Содержание дисциплины

Тема 1. I. ОСНОВЫ ЦИФРОВОЙ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ 1. Введение 1.1. Введение в информационные основы вычислительной техники. Непрерывные и дискретные сообщения. Количество информации

лекционное занятие (2 часа(ов)):

Непрерывные и дискретные сообщения. Количество информации Введение в информационные основы вычислительной техники. Вычислительные машины универсальные и специализированные. Работа аналоговых систем в реальном времени и работа дискретных (цифровых) систем в режиме реального времени.

практическое занятие (1 часа(ов)):

информационные основы вычислительной техники. Информация и сигнал. Квантование и дискретизация непрерывного сигнала. Количество информации, хранимой в ЦВМ

лабораторная работа (2 часа(ов)):

Количество информации Вероятностный подход в оценке количества информации. Алфавитный подход.

Тема 2. 1.2. Численные методы решения задач и возможность автоматического выполнения расчётов. Алгоритм. Свойства алгоритма. Алфавит и язык.

лекционное занятие (2 часа(ов)):

Численные методы решения задач и возможность автоматического выполнения расчётов. Разделение задачи на последовательные этапы вычисления. Развитие численных методов. Численные методы решения задач, как раздел математической науки.

практическое занятие (1 часа(ов)):

Алфавит и язык. Машинный язык - нулевой уровень языка. Машинный код, как неощепринятая запись. Азыки ассемблера. Языки программирования высокого уровня. Специализированные языки программирования. Системы автоматизации подготовки программ.

лабораторная работа (2 часа(ов)):

Алгоритм. Алгоритм, как последовательность инструкций. Свойства алгоритма. Дискретность. Массовость. Определённость. Результативность. Конечность.

Тема 3. 1.3. Машинный язык и язык высокого уровня. Уровни описания ЦВМ.

лекционное занятие (2 часа(ов)):

Машинный язык и язык высокого уровня. Операторы машинного языка - исполняемая форма команд. Преобразование исходного текста программы в машинные коды. Интерпретация. Компиляция. Ассемблирование.

практическое занятие (1 часа(ов)):

Уровни описания ЦВМ. Невозможность единообразного описания вычислительных машин (больших систем). Принципиальные электрические схемы. Логические схемы. Функциональные схемы. Операторные схемы. Описание на программном уровне.

лабораторная работа (2 часа(ов)):

Машинный язык и язык высокого уровня. Языки ассемблера и макроассемблеры (Мнемокоды и автокоды). Ввод команд программы на языке ассемблера.

Тема 4. 1.4. Блок-схема цифровой вычислительной машины. Назначение основных узлов ВМ. Характеристики ЦВМ и её основных узлов. Работа ВМ по хранимой в памяти программе.

лекционное занятие (2 часа(ов)):

Назначение основных узлов ВМ. Характеристики ЦВМ и её основных узлов, Основные устройства и системы: процессор, система устройств памяти, устройства ввода и вывода. Система управления. Система с Общей шиной данных. Канал, как процессор системы управления вводом и выводом.

практическое занятие (1 часа(ов)):

Характеристики ЦВМ и её основных узлов. Производительность, объём хранимой информации. Система команд. Передача информации параллельная и последовательная.

лабораторная работа (2 часа(ов)):

Работа ВМ по хранимой в памяти программе. Линейный алгоритм. Разветвлённый алгоритм. Циклический алгоритм. Безусловный переход. Команды условного перехода и слово состояния программы.

Тема 5. 2. Арифметические основы ЦВМ 2.1. Представление информации в ВМ.

Натуральные и машинные единицы информации. Бит, байт, слог, слово, поле, массив, разряд, команда.

лекционное занятие (2 часа(ов)):

Представление информации в цифровых вычислительных машинах. Коды и сигналы. Код числа, код операции, код адреса. машинное слово. Массив информации во внешней памяти. Обмен порциями информации.

практическое занятие (1 часа(ов)):

Половинные слова и двойные слова. Слово в оперативной памяти. Размещение команд и операндов. Отдельные команды и операнды в оперативной памяти. Файлы (массивы) во внешней массовой памяти.

лабораторная работа (2 часа(ов)):

Преобразования одних единиц информации в другие. Отдельные разряды кодов - биты. Преобразование параллельных кодов в последовательные и последовательных кодов в параллельные.

Тема 6. 2.2. Системы счисления. Позиционные и непозиционные системы счисления. Десятичная, двоичная и восьмеричная системы. Двоично-десятичное и двоично-восьмеричное представление чисел. Код числа. Коды чисел в ЦВМ: целые числа, числа с фиксированной и с плавающей запятой. Прямой, обратный и дополнительный коды. Модифицированные коды. Сложение, вычитание, умножение и деление одноразрядных и многоразрядных двоичных чисел. Операции десятичной арифметики при двоичном кодировании.

лекционное занятие (2 часа(ов)):

Системы счисления. Типы систем счисления. Системы позиционные и непозиционные. Системы символические. Системы непосредственные и кодированные. Система остаточных классов.

практическое занятие (1 часа(ов)):

Системы счисления. Определение. Десятичная, двоичная, восьмеричная и шестнадцатеричная системы счисления. Троицкая система. Кодированные системы. Коды чисел: прямой, обратный и дополнительный. Преобразования кодов.

лабораторная работа (2 часа(ов)):

Сложение и вычитание чисел, записанных разными кодами. умножение и деление одноразрядных и многоразрядных двоичных чисел. Представление чисел в форме с плавающей запятой и в форме с фиксированной запятой. работа в двоично кодированной десятичной системе счисления.

Тема 7. 3. Логические основы ЦВМ 3.1. Элементы теории булевых функций. Булевы функции одной и двух переменных. Функционально полные системы булевых функций. Теорема о функциональной полноте. Минимизация булевых выражений. Диаграммы Вейча.

лекционное занятие (2 часа(ов)):

Дискретная алгебра. Джордж Буль и его математические работы. Аксиомы Булевой алгебры. основные формулы булевой алгебры. Основной элемент Булевой алгебры. Истина и ложь. Функции от одного, двух и юолее аргументов.

практическое занятие (1 часа(ов)):

Построение таблицы булевых функций двух двузначных аргументов. Функционально полные системы Булевых функций. теорема о функциональной полноте. Свойства Булевых функций. Линейность, монотонность, самодвойственность. Функции, сохраняющие 0. Функции, сохраняющие 1. Алгебра Жегалктна.

лабораторная работа (2 часа(ов)):

Получение одних функций с помощью других. Универсальные функции: Штрих Шеффера и Стрелка Пирса. Преобразования с помощью функции Штрих Шеффера. Перенумерация аргументов. Суперпозиция функций.

Тема 8. II. ЭЛЕМЕНТЫ, УЗЛЫ И УСТРОЙСТВА ЦВМ Элементная база ЦВМ 4.1.

Комбинационные схемы и цифровые автоматы. Автомат Мура. Таблицы состояний и переходов цифрового автомата. 4.2. Технические аналоги булевых функций. Схемы конъюнкции, дизъюнкции и инверсии. Сложные логические схемы. Каскадное включение схем инверсной логики (И-НЕ, ИЛИ-НЕ) для активного низкого уровня и активного высокого уровня. Примеры схем, реализующих сложные функциональные зависимости. Системы логических элементов. Три способа физического представления информации. Параметры потенциального и импульсного сигналов. Три типа схем цифровых устройств. Параллельный и последовательный способы передачи информации. Двухтактная синхронная передача информации.

лекционное занятие (2 часа(ов)):

Элементная база цифровых вычислительных машин. Комбинационные схемы и цифровые автоматы. Цифровой автомат, как последовательностная схема. автомат Мура. Таблица состояний и переходов. Отмеченная таблица переходов. Технические аналоги Булевых функций.

практическое занятие (1 часа(ов)):

Схемы конъюнкции, дизъюнкции и инверсии. Включение двух логических схем подряд. Сложные логические схемы. Инверсная логика. Логика отрицательная и положительная. Простейшие логические схемы И, ИЛИ, НЕ. Системы логических элементов. Интегральные логические микросхемы. Три способа физического представления информации.

лабораторная работа (2 часа(ов)):

Исследование устройств для потенциального и импульсного представления информации. Три типа схем цифровых устройств. Фазовая и частотная модуляция при записи информации.

Тема 9. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные однотактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Однотактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, Т и RS триггеры и в асинхронный Т триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного Т триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.

лекционное занятие (2 часа(ов)):

Цифровые автоматы. область их применения. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Типы триггеров. Быстродействие триггеров.

практическое занятие (1 часа(ов)):

Синхронные однотактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Триггеры типа D, JK. Триггеры с обнотактной и двухтактной синхронизацией. Триггер типа RS, как базовый элемент. Построение одних триггеров на основе других. Триггер типа DV.

лабораторная работа (2 часа(ов)):

Таблицы состояний и переходов перечисленных триггеров. Описание работы триггеров в виде таблиц переходов и в виде диаграмм состояний. Триггер, как ячейка для хранения одного бита двоичного кода.

Тема 10. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные однотактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Однотактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, Т и RS триггеры и в асинхронный Т триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного Т триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.

лекционное занятие (1 часа(ов)):

Преобразование булевых выражений. Метод Квайна. Метод Квайна - Мак Класки. Табличное преобразование булевых выражений. Карты Карно и диаграммы Вейча. Тупиковые формы.

практическое занятие (1 часа(ов)):

Выбор типа триггера для синтеза последовательностных схем. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Триггер типа D, как элемент задержки. Триггер в режиме деления частоты сигналов в 2 раз или счётный триггер.

лабораторная работа (2 часа(ов)):

Особенности применения однотактной и двухтактной синхронизации. Типы триггеров и особенности их схем. Упражнения с триггерами. Снятие зависимости состояний триггеров от входных сигналов. Исследование асинхронных и синхронных триггеров. Однотактная и двухтактная синхронизация. Построение синхронного и асинхронного T триггеров из DV триггера.

Тема 11. 5.2. Счётчики. Разновидности счётчиков. Операции, выполняемые в счётчиках. Асинхронный двоичный счётчик с последовательным переносом на T триггерах. Сквозной перенос. Синхронный счётчик со сквозным переносом. Групповой перенос.

лекционное занятие (1 часа(ов)):

Двоичные счётчики. Счётчики суммирующие и вычитающие. Счётчики асинхронные и синхронные. Перенос в счётчиках. Последовательный перенос, Сквозной перенос. Одновременный перенос. Групповой перенос. Реверсивные счётчики.

практическое занятие (1 часа(ов)):

Составление таблиц смены состояний счётчиков. Вычерчивание диаграмм состояний счётчиков. Синтез счётчиков с коэффициентом деления, отличным от степени цифры 2. Структурный синтез счётчиков.

лабораторная работа (2 часа(ов)):

Счётчики суммирующие и вычитающие. Счётчики асинхронные и синхронные. Перенос в счётчиках. Последовательный перенос, Сквозной перенос. Одновременный перенос. Групповой перенос. Реверсивные счётчики.

Тема 12. 5.3. Сумматоры. Комбинационный одноразрядный сумматор. Комбинационный одноразрядный вычитатель. Одноразрядный накапливающий сумматор. Последовательный и параллельный многоразрядные сумматоры. Модификации сумматоров. Способы ускорения процесса переноса.

лекционное занятие (2 часа(ов)):

Операция суммирования в двоичной системе счисления. Операция вычитания. Одноразрядный сумматор. Полусумматор. Полный сумматор. Сумматор комбинационного типа и сумматор накапливающего типа. Перенос в многоразрядных сумматорах.

практическое занятие (1 часа(ов)):

Перенос в многоразрядных сумматорах. Потери производительности при переносе. Последовательный перенос, Сквозной перенос. Одновременный перенос. Групповой перенос

лабораторная работа (2 часа(ов)):

Комбинационный одноразрядный сумматор. Комбинационный одноразрядный вычитатель. Одноразрядный накапливающий сумматор. Многоразрядные сумматоры. Перенос в многоразрядных сумматорах.

Тема 13. 5.4. Дешифраторы. Линейный дешифратор. Двухступенчатый дешифратор (прямоугольный дешифратор). Пирамидальный дешифратор.

лекционное занятие (2 часа(ов)):

Адресация ячеек оперативной памяти и дешифраторы. Сложность дешифраторов. Влияние дешифраторов на производительность оперативной памяти. Соединение дешифратора с регистром адреса.

практическое занятие (1 часа(ов)):

Анализ взаимодействия дешифратора с массивом ячеек памяти и с адресным регистром. Уравнение дешифратора. Преобразование дешифратора. Применение в дешифраторах логических схем, реализующих функцию конъюнкции.

лабораторная работа (2 часа(ов)):

Схемы дешифраторов. Измерения производительности различных вариантов дешифраторов. Оперативные затраты различных типов дешифраторов. Линейный дешифратор. Двухступенчатый дешифратор (прямоугольный дешифратор). Пирамидальный дешифратор.

Тема 14. 5.5. Преобразователи кодов.

лекционное занятие (2 часа(ов)):

Необходимость преобразования кодов при обмене информацией в вычислительных машинах. Преобразование кодов из десятичного формата в двоичный и из двоичного в десятичный. Параллельно последовательное и обратное преобразования.

практическое занятие (1 часа(ов)):

Преобразование из прямого кода в обратный код и в дополнительный код. Обратные преобразования. Микросхемы преобразователей ПР6 и ПР7. Избыточные коды.

лабораторная работа (2 часа(ов)):

Анализ работы преобразователей подачей на входные контакты тестовых кодовых последовательностей. Нарастание разрядности преобразователей. Построение формирователей кодов Грея и кодов Джонсона.

Тема 15. 5.6. Селекторы и мультиплексоры.

лекционное занятие (2 часа(ов)):

Коммутирование сообщений в линиях передачи кодов. Селекторы типа 1 в n. Мультиплексоры. применение мультиплексоров в реверсивных чётчиках и в реверсивных регистрах.

практическое занятие (1 часа(ов)):

Анализ работы селекторов и мультиплексоров. Моделирование селекторов и мультиплексоров с помощью пакетов прикладных программ. Табличное описание работы мультиплексоров и построение временных диаграмм.

лабораторная работа (2 часа(ов)):

Синтез селекторов и мультиплексоров в соответствии с заданной системой переключений. Каскадирование мультиплексоров и оценка разрядности и производительности. Мультиплексоры в микропроцессорных системах с двухшинной архитектурой.

Тема 16. 6. Основные устройства ЦВМ. 6.1. Оперативные запоминающие устройства.

Типы устройств памяти ВМ. Характеристики и параметры устройств памяти. Адресные

ЗУ. Разновидности организации ОЗУ. Полупроводниковые интегральные ЗУ.

Сравнительные характеристики структур ЗУ. Типовая блок-схема ОЗУ.

Сверхоперативное ЗУ. Безадресные ЗУ, ассоциативные ЗУ. ЗУ стековые (магазинные).

Виртуальная память. Постоянные ЗУ. Полупроводниковые ПЗУ. 6.2. Внешние

запоминающие устройства. ЗУ магнитных лент, жестких и гибких магнитных дисках.

Принципы записи на магнитный носитель. Расположение информации на лентах,

дисках. Разметка магнитной поверхности. Контроллеры внешних запоминающих

устройств. Эксплуатация НГМД и дискет. Лазерные компакт диски.

лекционное занятие (2 часа(ов)):

ОЗУ, как центральная часть вычислительной системы. Связь ОЗУ с долговременной памятью и процессором. Оперативное запоминающее устройство и его взаимодействие с процессором. Типы устройств памяти ВМ. Характеристики и параметры устройств памяти. Безадресные и адресные запоминающие устройства. Память 2D, 3D, 2DM.

практическое занятие (1 часа(ов)):

КЭШ память, стек, регистровая память процессора. Полупроводниковые запоминающие устройства. Постоянная полупроводниковая память. Память программируемая при изготовлении. Перепрограммируемые ПЗУ с ультрафиолетовым стиранием. Электроически перепрограммируемые устройства памяти.

лабораторная работа (2 часа(ов)):

Тестирование оперативной памяти. Тест "Бабочка". Адресный дешифратор оперативной памяти. Запоминающий массив оперативной памяти и обрамление массива ячеек. Сигналы WR/RD, CS, Sync.

Тема 17. 6.3. Процессор. Устройство управления. Работа ВМ по хранимой в памяти программе. Кодирование команд. Операнд. Адрес. Одно-, двух-, трехадресные команды. Поля машинных слов. Поле указателей. Поле индикации. Естественный и принудительный порядок выполнения команд. Безусловный и условный переходы. Цикл. Система адресации и способы кодирования адресов. Код адреса и исполнительный адрес. Подразумеваемый операнд. Прямая адресация. Косвенная адресация. Адресация слов переменной длины. Управление работой процессора: "жёсткая логика" и микропрограммное управление. Структура микроопераций.

лекционное занятие (4 часа(ов)):

Процессор, как часть ядра вычислительной машины. Функции и структура процессора. Арифметико-логическое устройство процессора. Управляющий и операционный блоки арифметико-логического устройства.

практическое занятие (1 часа(ов)):

Управление выполнением программы. Линейные программы. Разветвления в программах. Циклы. Безусловный и условный переходы. Регистр флагов и словосостояния программы. Управляющие регистры процессора. Система адресации.

лабораторная работа (2 часа(ов)):

Составление и испытание линейной программы для микропроцессора. Составление программы с программным прерыванием. Составление циклической программы. Управление работой процессора.

Тема 19. 7. Обмен информацией и связи между устройствами ЦВМ. 7.1. Интерфейсы вычислительных машин и структура ВМ. Стандартный интерфейс периферийных устройств. Последовательный и параллельный интерфейсы. Синхронный и асинхронный обмен информацией между устройствами машины. Интерфейс ОЗУ. Односвязный и многосвязный интерфейсы ОЗУ. Интерфейс "Общая шина" и структура с индивидуальными интерфейсами. 2. Компьютеры с каналом. Распределение функций между процессором и каналом. Основные функции канала ввода и вывода. Каналы с прямым и с косвенным доступом к памяти

лекционное занятие (2 часа(ов)):

Понятие интерфейса. Внешние и внутренние интерфейсы. Человеко-машинный интерфейс. Стандартные интерфейсы. стандартный интерфейс периферийных устройств. Оперативный обмен информацией. Интерфейс ОЗУ.

практическое занятие (1 часа(ов)):

Интерфейсы, как единая система, обеспечивающая внутренние связи компьютера и приём и выдачу информации. Виды интерфейсов. Внутренний интерфейс "Общая шина". Односвязный и многосвязный интерфейсы Компьютеры с каналом. Распределение функций между процессором и каналом.

лабораторная работа (2 часа(ов)):

Обмен оперативной информацией. Интерфейс человек-компьютер. Восприятие графической информации. Контрастность, яркость, разрешение, как главные факторы правильного распознавания информации. частота слияния мерцаний. Темп обновления информации. Объединение подвижного изображения и фона. Способы выделения главного объекта: Цвет, тип линии, форма фигуры.

4.3 Структура и содержание самостоятельной работы дисциплины (модуля)

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
1.	Тема 1. 1. ОСНОВЫ ЦИФРОВОЙ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ 1. Введение 1.1. Введение в информационные основы вычислительной техники. Непрерывные и дискретные сообщения. Количество информации	5	1	подготовка к устному опросу	5	устный опрос
2.	Тема 2. 1.2. Численные методы решения задач и возможность автоматического выполнения расчётов. Алгоритм. Свойства алгоритма. Алфавит и язык.	5	2	подготовка к отчету	5	отчет
3.	Тема 3. 1.3. Машинный язык и язык высокого уровня. Уровни описания ЦВМ.	5	3	подготовка к отчету	5	отчет
4.	Тема 4. 1.4. Блок-схема цифровой вычислительной машины. Назначение основных узлов ВМ. Характеристики ЦВМ и её основных узлов. Работа ВМ по хранимой в памяти программе.	5	4	подготовка к устному опросу	5	устный опрос
5.	Тема 5. 2. Арифметические основы ЦВМ 2.1. Представление информации в ВМ. Натуральные и машинные единицы информации. Бит, байт, слог, слово, поле, массив, разряд, команда.	5	5	подготовка к отчету	5	отчет

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
6.	<p>Тема 6. 2.2. Системы счисления. Позиционные и непозиционные системы счисления. Десятичная, двоичная и восьмеричная системы. Двоично-десятичное и двоично-восьмеричное представление чисел. Код числа. Коды чисел в ЦВМ: целые числа, числа с фиксированной и с плавающей запятой. Прямой, обратный и дополнительный коды. Модифицированные коды. Сложение, вычитание, умножение и деление одноразрядных и многоразрядных двоичных чисел. Операции десятичной арифметики при двоичном кодировании.</p>	5	6	подготовка к отчету	5	отчет
7.	<p>Тема 7. 3. Логические основы ЦВМ 3.1. Элементы теории булевых функций. Булевы функции одной и двух переменных. Функционально полные системы булевых функций. Теорема о функциональной полноте. Минимизация булевых выражений. Диаграммы Вейча.</p>	5	7	подготовка к отчету	5	отчет

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
8.	<p>Тема 8. II. ЭЛЕМЕНТЫ, УЗЛЫ И УСТРОЙСТВА ЦВМ Элементная база ЦВМ 4.1. Комбинационные схемы и цифровые автоматы. Автомат Мура. Таблицы состояний и переходов цифрового автомата. 4.2. Технические аналоги булевых функций. Схемы конъюнкции, дизъюнкции и инверсии. Сложные логические схемы. Каскадное включение схем инверсной логики (И-НЕ, ИЛИ-НЕ) для активного низкого уровня и активного высокого уровня. Примеры схем, реализующих сложные функциональные зависимости. Системы логических элементов. Три способа физического представления информации. Параметры потенциального и импульсного сигналов. Три типа схем цифровых устройств. Параллельный и последовательный способы передачи информации. Двухтактная синхронная передача информации.</p>	5	8	подготовка к отчету	5	отчет

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
9.	<p>Тема 9. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноклапанные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноклапанный RS триггер на элементах И-ИЛИ-НЕ. Двухклапанный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.</p>	5	9	подготовка к устному опросу	5	устный опрос

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
10.	<p>Тема 10. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноконтные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноконтный RS триггер на элементах И-ИЛИ-НЕ. Двухконтный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.</p>	5	10	подготовка к отчету	5	отчет

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
11.	Тема 11. 5.2. Счётчики. Разновидности счётчиков. Операции, выполняемые в счётчиках. Асинхронный двоичный счётчик с последовательным переносом на T триггерах. Сквозной перенос. Синхронный счётчик со сквозным переносом. Групповой перенос.	5	11	подготовка к коллоквиуму	5	коллоквиум
12.	Тема 12. 5.3. Сумматоры. Комбинационный одноразрядный сумматор. Комбинационный одноразрядный вычитатель. Одноразрядный накапливающий сумматор. Последовательный и параллельный многоразрядные сумматоры. Модификации сумматоров. Способы ускорения процесса переноса.	5	12	подготовка к коллоквиуму	5	коллоквиум
13.	Тема 13. 5.4. Дешифраторы. Линейный дешифратор. Двухступенчатый дешифратор (прямоугольный дешифратор). Пирамидальный дешифратор.	5	13	подготовка к отчету	5	отчет
14.	Тема 14. 5.5. Преобразователи кодов.	5	14	подготовка к отчету	5	отчет
15.	Тема 15. 5.6. Селекторы и мультиплексоры.	5	15	подготовка к устному опросу	5	устный опрос

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
16.	<p>Тема 16. 6. Основные устройства ЦВМ. 6.1. Оперативные запоминающие устройства. Типы устройств памяти ВМ. Характеристики и параметры устройств памяти. Адресные ЗУ. Разновидности организации ОЗУ. Полупроводниковые интегральные ЗУ. Сравнительные характеристики структур ЗУ. Типовая блок-схема ОЗУ. Сверхоперативное ЗУ. Безадресные ЗУ, ассоциативные ЗУ. ЗУ стековые (магазинные). Виртуальная память. Постоянные ЗУ. Полупроводниковые ПЗУ. 6.2. Внешние запоминающие устройства. ЗУ магнитных лентах, жестких и гибких магнитных дисках. Принципы записи на магнитный носитель. Расположение информации на лентах, дисках. Разметка магнитной поверхности. Контроллеры внешних запоминающих устройств. Эксплуатация НГМД и дискет. Лазерные компакт диски.</p>	5	16	подготовка к устному опросу	5	устный опрос

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
17.	<p>Тема 17. 6.3. Процессор. Устройство управления. Работа ВМ по хранимой в памяти программе. Кодирование команд. Операнд. Адрес. Одно-, двух-, трехадресные команды. Поля машинных слов. Поле указателей. Поле индикации. Естественный и принудительный порядок выполнения команд. Безусловный и условный переходы. Цикл. Система адресации и способы кодирования адресов. Код адреса и исполнительный адрес. Подразумеваемый операнд. Прямая адресация. Косвенная адресация. Адресация слов переменной длины. Управление работой процессора: "жесткая логика" и микропрограммное управление. Структура микроопераций.</p>	5	17	подготовка к отчету	5	отчет

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
19.	Тема 19. 7. Обмен информацией и связи между устройствами ЦВМ. 7.1. Интерфейсы вычислительных машин и структура ВМ. Стандартный интерфейс периферийных устройств. Последовательный и параллельные интерфейсы. Синхронный и асинхронный обмен информацией между устройствами машины. Интерфейс ОЗУ. Односвязный и многосвязный интерфейсы ОЗУ. Интерфейс "Общая шина" и структура с индивидуальными интерфейсами. 2. Компьютеры с каналом. Распределение функций между процессором и каналом. Основные функции канала ввода и вывода. Каналы с прямым и с косвенным доступом к памяти	5	18	подготовка к устному опросу	5	устный опрос
	Итого				90	

5. Образовательные технологии, включая интерактивные формы обучения

Используются следующие формы учебной работы: лекции, самостоятельная работа студента (выполнение индивидуальных домашних заданий), консультации.

Лекционные занятия сопровождаются решением задач, что позволяет студентам лучше усвоить материал лекции. Имеются материалы курса лекций и описаний лабораторных работ в электронном виде.

6. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины и учебно-методическое обеспечение самостоятельной работы студентов

Тема 1. 1. ОСНОВЫ ЦИФРОВОЙ ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ 1. Введение 1.1. Введение в информационные основы вычислительной техники. Непрерывные и дискретные сообщения. Количество информации

устный опрос , примерные вопросы:

Введение в информационные основы вычислительной техники. Непрерывные и дискретные сообщения. Количество информации

Тема 2. 1.2. Численные методы решения задач и возможность автоматического выполнения расчётов. Алгоритм. Свойства алгоритма. Алфавит и язык.

отчет , примерные вопросы:

Численные методы решения задач и возможность автоматического выполнения расчётов. Алгоритм. Свойства алгоритма.

Тема 3. 1.3. Машинный язык и язык высокого уровня. Уровни описания ЦВМ.

отчет , примерные вопросы:

Машинный язык и язык высокого уровня. Уровни описания ЦВМ

Тема 4. 1.4. Блок-схема цифровой вычислительной машины. Назначение основных узлов ВМ. Характеристики ЦВМ и её основных узлов. Работа ВМ по хранимой в памяти программе.

устный опрос , примерные вопросы:

Назначение основных узлов ВМ. Характеристики ЦВМ и её основных узлов

Тема 5. 2. Арифметические основы ЦВМ 2.1. Представление информации в ВМ. Натуральные и машинные единицы информации. Бит, байт, слог, слово, поле, массив, разряд, команда.

отчет , примерные вопросы:

Представление информации в ВМ. Натуральные и машинные единицы информации. Бит, байт, слог, слово, поле, массив, разряд, команда.

Тема 6. 2.2. Системы счисления. Позиционные и непозиционные системы счисления. Десятичная, двоичная и восьмеричная системы. Двоично-десятичное и двоично-восьмеричное представление чисел. Код числа. Коды чисел в ЦВМ: целые числа, числа с фиксированной и с плавающей запятой. Прямой, обратный и дополнительный коды. Модифицированные коды. Сложение, вычитание, умножение и деление одноразрядных и многоразрядных двоичных чисел. Операции десятичной арифметики при двоичном кодировании.

отчет , примерные вопросы:

Позиционные и непозиционные системы счисления. Десятичная, двоичная и восьмеричная системы. Двоично-десятичное и двоично-восьмеричное представление чисел. Код числа. Коды чисел в ЦВМ: целые числа, числа с фиксированной и с плавающей запятой. Прямой, обратный и дополнительный коды. Модифицированные коды. Сложение, вычитание, умножение и деление одноразрядных и многоразрядных двоичных чисел. Операции десятичной арифметики при двоичном кодировании

Тема 7. 3. Логические основы ЦВМ 3.1. Элементы теории булевых функций. Булевы функции одной и двух переменных. Функционально полные системы булевых функций. Теорема о функциональной полноте. Минимизация булевых выражений. Диаграммы Вейча.

отчет , примерные вопросы:

Элементы теории булевых функций. Булевы функции одной и двух переменных. Функционально полные системы булевых функций. Теорема о функциональной полноте. Минимизация булевых выражений. Диаграммы Вейча

Тема 8. II. ЭЛЕМЕНТЫ, УЗЛЫ И УСТРОЙСТВА ЦВМ Элементная база ЦВМ 4.1.

Комбинационные схемы и цифровые автоматы. Автомат Мура. Таблицы состояний и переходов цифрового автомата. 4.2. Технические аналоги булевых функций. Схемы конъюнкции, дизъюнкции и инверсии. Сложные логические схемы. Каскадное включение схем инверсной логики (И-НЕ, ИЛИ-НЕ) для активного низкого уровня и активного высокого уровня. Примеры схем, реализующих сложные функциональные зависимости. Системы логических элементов. Три способа физического представления информации. Параметры потенциального и импульсного сигналов. Три типа схем цифровых устройств. Параллельный и последовательный способы передачи информации. Двухтактная синхронная передача информации.

отчет , примерные вопросы:

Элементная база ЦВМ 4.1. Комбинационные схемы и цифровые автоматы. Автомат Мура. Таблицы состояний и переходов цифрового автомата. 4.2. Технические аналоги булевых функций. Схемы конъюнкции, дизъюнкции и инверсии. Сложные логические схемы. Каскадное включение схем инверсной логики (И-НЕ, ИЛИ-НЕ) для активного низкого уровня и активного высокого уровня. Примеры схем, реализующих сложные функциональные зависимости. Системы логических элементов. Три способа физического представления информации. Параметры потенциального и импульсного сигналов. Три типа схем цифровых устройств. Параллельный и последовательный способы передачи информации. Двухтактная синхронная передача информации.

Тема 9. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноктактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноктактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.

устный опрос , примерные вопросы:

Таблицы истинности основных логических схем. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноктактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноктактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.

Тема 10. 4.3. Схемы И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноктактные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Одноктактный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.

отчет , примерные вопросы:

Техническая реализация элементарных автоматов. Триггеры интегральных комплексов элементов. Триггеры асинхронные и синхронные. Обозначения. Триггеры RS, асинхронные на элементах И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ. Синхронные одноклапанные RS триггеры на элементах И-НЕ, ИЛИ-НЕ. Таблицы переходов и таблицы выходов основных типов цифровых автоматов. Одноклапанный RS триггер на элементах И-ИЛИ-НЕ. Двухтактный RS триггер на клапанах И-НЕ. Т триггер на клапанах И-НЕ. Синхронный триггер типа D (по схеме "три триггера"). JK триггер на клапанах И-НЕ. Преобразование JK триггера в D, T и RS триггеры и в асинхронный T триггер. DV триггер - схема на клапанах И-НЕ. Построение синхронного и асинхронного T триггеров из DV триггера. DV триггер в режиме D триггера. Таблицы состояний и переходов перечисленных триггеров.

Тема 11. 5.2. Счётчики. Разновидности счётчиков. Операции, выполняемые в счётчиках. Асинхронный двоичный счётчик с последовательным переносом на T триггерах. Сквозной перенос. Синхронный счётчик со сквозным переносом. Групповой перенос.

коллоквиум , примерные вопросы:

Разновидности счётчиков. Операции, выполняемые в счётчиках. Асинхронный двоичный счётчик с последовательным переносом на T триггерах. Сквозной перенос. Синхронный счётчик со сквозным переносом. Групповой перенос

Тема 12. 5.3. Сумматоры. Комбинационный одноразрядный сумматор. Комбинационный одноразрядный вычитатель. Одноразрядный накапливающий сумматор.

Последовательный и параллельный многоразрядные сумматоры. Модификации сумматоров. Способы ускорения процесса переноса.

коллоквиум , примерные вопросы:

Комбинационный одноразрядный сумматор. Комбинационный одноразрядный вычитатель. Одноразрядный накапливающий сумматор. Последовательный и параллельный многоразрядные сумматоры. Модификации сумматоров. Способы ускорения процесса переноса

Тема 13. 5.4. Дешифраторы. Линейный дешифратор. Двухступенчатый дешифратор (прямоугольный дешифратор). Пирамидальный дешифратор.

отчет , примерные вопросы:

Линейный дешифратор. Двухступенчатый дешифратор (прямоугольный дешифратор). Пирамидальный дешифратор.

Тема 14. 5.5. Преобразователи кодов.

отчет , примерные вопросы:

Инверсия, Параллельно-последовательное преобразование, последовательно-параллельное преобразование. Сдвиг.

Тема 15. 5.6. Селекторы и мультиплексоры.

устный опрос , примерные вопросы:

Схемы селекторов и мультиплексоров.

Тема 16. 6. Основные устройства ЦВМ. 6.1. Оперативные запоминающие устройства. Типы устройств памяти ВМ. Характеристики и параметры устройств памяти. Адресные ЗУ. Разновидности организации ОЗУ. Полупроводниковые интегральные ЗУ. Сравнительные характеристики структур ЗУ. Типовая блок-схема ОЗУ. Сверхоперативное ЗУ. Безадресные ЗУ, ассоциативные ЗУ. ЗУ стековые (магазинные). Виртуальная память. Постоянные ЗУ. Полупроводниковые ПЗУ. 6.2. Внешние запоминающие устройства. ЗУ магнитных лентах, жестких и гибких магнитных дисках. Принципы записи на магнитный носитель. Расположение информации на лентах, дисках. Разметка магнитной поверхности. Контроллеры внешних запоминающих устройств. Эксплуатация НГМД и дискет. Лазерные компакт диски.

устный опрос , примерные вопросы:

Оперативные запоминающие устройства. Типы устройств памяти ВМ. Характеристики и параметры устройств памяти. Адресные ЗУ. Разновидности организации ОЗУ. Полупроводниковые интегральные ЗУ. Сравнительные характеристики структур ЗУ. Типовая блок-схема ОЗУ. Сверхоперативное ЗУ. Безадресные ЗУ, ассоциативные ЗУ. ЗУ стековые (магазинные). Виртуальная память. Постоянные ЗУ. Полупроводниковые ПЗУ. 6.2. Внешние запоминающие устройства. ЗУ магнитных лент, жестких и гибких магнитных дисках. Принципы записи на магнитный носитель. Расположение информации на лентах, дисках. Разметка магнитной поверхности. Контроллеры внешних запоминающих устройств. Эксплуатация НГМД и дискет. Лазерные компакт диски.

Тема 17. 6.3. Процессор. Устройство управления. Работа ВМ по хранимой в памяти программе. Кодирование команд. Операнд. Адрес. Одно-, двух-, трехадресные команды. Поля машинных слов. Поле указателей. Поле индикации. Естественный и принудительный порядок выполнения команд. Безусловный и условный переходы. Цикл. Система адресации и способы кодирования адресов. Код адреса и исполнительный адрес. Подразумеваемый операнд. Прямая адресация. Косвенная адресация. Адресация слов переменной длины. Управление работой процессора: "жесткая логика" и микропрограммное управление. Структура микроопераций.

отчет , примерные вопросы:

Устройство управления. Работа ВМ по хранимой в памяти программе. Кодирование команд. Операнд. Адрес. Одно-, двух-, трехадресные команды. Поля машинных слов. Поле указателей. Поле индикации. Естественный и принудительный порядок выполнения команд. Безусловный и условный переходы. Цикл. Система адресации и способы кодирования адресов. Код адреса и исполнительный адрес. Подразумеваемый операнд. Прямая адресация. Косвенная адресация. Адресация слов переменной длины. Управление работой процессора: "жесткая логика" и микропрограммное управление. Структура микроопераций

Тема 19. 7. Обмен информацией и связи между устройствами ЦВМ. 7.1. Интерфейсы вычислительных машин и структура ВМ. Стандартный интерфейс периферийных устройств. Последовательный и параллельные интерфейсы. Синхронный и асинхронный обмен информацией между устройствами машины. Интерфейс ОЗУ. Односвязный и многосвязный интерфейсы ОЗУ. Интерфейс "Общая шина" и структура с индивидуальными интерфейсами. .2. Компьютеры с каналом. Распределение функций между процессором и каналом. Основные функции канала ввода и вывода. Каналы с прямым и с косвенным доступом к памяти

устный опрос , примерные вопросы:

Интерфейсы вычислительных машин и структура ВМ. Стандартный интерфейс периферийных устройств. Последовательный и параллельные интерфейсы. Синхронный и асинхронный обмен информацией между устройствами машины. Интерфейс ОЗУ. Односвязный и многосвязный интерфейсы ОЗУ. Интерфейс "Общая шина" и структура с индивидуальными интерфейсами. .2. Компьютеры с каналом. Распределение функций между процессором и каналом. Основные функции канала ввода и вывода. Каналы с прямым и с косвенным доступом к памяти

Тема . Итоговая форма контроля

Примерные вопросы к экзамену:

Комплект вопросов для текущего контроля (в семестре) и для итогового контроля.

1. Аналоговые и цифровые вычислительные средства.
2. Модель, как средство учебного эксперимента.
3. Электронные цифровые вычислительные машины.
4. Численные методы и подготовка задач к решению на цифровой машине.
5. Алгоритмизация задачи и свойства вычислительного алгоритма.
6. математическое программирование и кодирование с использованием алфавита конкретного языка.
7. Назначение и функции отдельных устройств вычислительной машины.
8. Обмен информацией и связи между устройствами вычислительной машины.

9. разновидности вычислительных машин.
10. Цифровые вычислительные машины универсальные и специализированные.
11. Производительность цифровых вычислительных машин, совершенствование элементной базы и распараллеливание операций.
12. Ядро цифровой вычислительной машины. Совместная работа процессора и оперативной памяти.
13. Многозадачный режим вычислительной машины и операционная система.
14. Обмен информацией при работе цифровой машины. периферийная долговременная память.
15. Система команд вычислительной машины.
16. Схемотехника устройств цифровых вычислительных машин.

7.1. Основная литература:

1. Информационные аналитические системы [Электронный ресурс] : учебник / Т. В. Алексеева, Ю. В. Амириди, В. В. Дик и др.; под ред. В. В. Дика. - М.: МФПУ Синергия, 2013. - 384 с. - (Университетская серия). - ISBN 978-5-4257-0092-6. [Электронный ресурс] Режим доступа: <http://znanium.com/bookread.php?book=451186>

ЭБС

"Знаниум"

2. Точки, Рональд, Дж, Уидмер, Нил, С. Цифровые системы. Теория и практика. Пер. с англ. - М.: Издательский дом "Вильямс", 2004. 167 с. 15
3. Таненбаум, Эндрю. Архитектура компьютера: перевод с английского / Э. Таненбаум; Под науч. ред. А. В. Гордеева.-Издание 4-е.-Санкт-Петербург [и др.]: Питер, 2014.-811 с. 50
4. Лехин С.Н. Схемотехника ЭВМ,СПб.: БХВ-Петербург, 2010. 672 с. 20
5. Угрюмов Е.П. цифровая схемотехника:учеб пособие для вузов. - 2-е изд., - СПб.: БХВ - Петербург, 2005. - 800 с. 15

7.2. Дополнительная литература:

1. Информационные системы: Учебное пособие / О.Л. Голицына, Н.В. Максимов, И.И. Попов. - 2-е изд. - М.: Форум: НИЦ ИНФРА-М, 2014. - 448 с.: ил.; 60x90 1/16. - (Высшее образование). (переплет) ISBN 978-5-91134-833-5, 1000 экз. <http://znanium.com/bookread.php?book=435900>

ЭБС

"Знаниум"

2. Системы документальной электросвязи: Учебное пособие / В.С. Тоискин, А.П. Жук. - М.: ИЦ РИОР: ИНФРА-М, 2011. - 352 с.: 60x90 1/16. - (Высшее образование). (переплет) ISBN 978-5-369-00609-2, 1000 экз. <http://znanium.com/bookread.php?book=200921>

ЭБС

"Знаниум"

3. Аверченков, В. И. Система формирования знаний в среде Интернет [электронный ресурс] : монография / В. И. Аверченков, А. В. Заболеева-Зотова, Ю. М. Казаков, Е. А. Леонов, С. М. Рошин. - 2-е изд., стереотип. - М. : ФЛИНТА, 2011. - 181 с. - ISBN 978-5-9765-1266-5 <http://znanium.com/bookread.php?book=453908>

ЭБС

"Знаниум"

4. Информатика, автоматизированные информационные технологии и системы: Учебник / В.А. Гвоздева. - М.: ИД ФОРУМ: ИНФРА-М, 2011. - 544 с.: ил.; 60x90 1/16. - (Профессиональное образование). (переплет) ISBN 978-5-8199-0449-7, 1500 экз. <http://znanium.com/bookread.php?book=207105>

ЭБС

"Знаниум"

7.3. Интернет-ресурсы:

Алексенко А.Г. Основы микросхемотехники - <http://kpfu.ru/lib> .

Захаров Н. Г. Вычислительная техника: учебник / Н. Г. Захаров, Р, А. Сайфутди - venec.ulstu.ru?Электронная библиотека

Лёхин С.Н. Схемотехника ЭВМ, 2010 - <http://kpfu.ru/lib>

Ситников Ю.К. Основы цифровой вычислительной техники - <http://kpfu.ru/lib>

Угрюмов Е.П., Цифровая схемотехника - <http://kpfu.ru/lib>

8. Материально-техническое обеспечение дисциплины(модуля)

Освоение дисциплины "Компьютеры и системы" предполагает использование следующего материально-технического обеспечения:

Компьютерный класс, представляющий собой рабочее место преподавателя и не менее 15 рабочих мест студентов, включающих компьютерный стол, стул, персональный компьютер, лицензионное программное обеспечение. Каждый компьютер имеет широкополосный доступ в сеть Интернет. Все компьютеры подключены к корпоративной компьютерной сети КФУ и находятся в едином домене.

Учебно-методическая литература для данной дисциплины имеется в наличии в электронно-библиотечной системе "БиблиоРоссика", доступ к которой предоставлен студентам. В ЭБС "БиблиоРоссика" представлены коллекции актуальной научной и учебной литературы по гуманитарным наукам, включающие в себя публикации ведущих российских издательств гуманитарной литературы, издания на английском языке ведущих американских и европейских издательств, а также редкие и малотиражные издания российских региональных вузов. ЭБС "БиблиоРоссика" обеспечивает широкий законный доступ к необходимым для образовательного процесса изданиям с использованием инновационных технологий и соответствует всем требованиям федеральных государственных образовательных стандартов высшего профессионального образования (ФГОС ВПО) нового поколения.

Учебно-методическая литература для данной дисциплины имеется в наличии в электронно-библиотечной системе "ZNANIUM.COM", доступ к которой предоставлен студентам. ЭБС "ZNANIUM.COM" содержит произведения крупнейших российских учёных, руководителей государственных органов, преподавателей ведущих вузов страны, высококвалифицированных специалистов в различных сферах бизнеса. Фонд библиотеки сформирован с учетом всех изменений образовательных стандартов и включает учебники, учебные пособия, УМК, монографии, авторефераты, диссертации, энциклопедии, словари и справочники, законодательно-нормативные документы, специальные периодические издания и издания, выпускаемые издательствами вузов. В настоящее время ЭБС ZNANIUM.COM соответствует всем требованиям федеральных государственных образовательных стандартов высшего профессионального образования (ФГОС ВПО) нового поколения.

Учебно-методическая литература для данной дисциплины имеется в наличии в электронно-библиотечной системе Издательства "Лань", доступ к которой предоставлен студентам. ЭБС Издательства "Лань" включает в себя электронные версии книг издательства "Лань" и других ведущих издательств учебной литературы, а также электронные версии периодических изданий по естественным, техническим и гуманитарным наукам. ЭБС Издательства "Лань" обеспечивает доступ к научной, учебной литературе и научным периодическим изданиям по максимальному количеству профильных направлений с соблюдением всех авторских и смежных прав.

Компьютеры с программным обеспечением по курсу и доступом в интернет.

Программа составлена в соответствии с требованиями ФГОС ВПО и учебным планом по направлению 011800.62 "Радиофизика" и профилю подготовки Телекоммуникационные системы и информационные технологии .

Автор(ы):

Ситников Ю.К. _____

"__" _____ 201__ г.

Рецензент(ы):

Карпов Аркадий Васильевич _____

"__" _____ 201__ г.