

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
Федеральное государственное автономное учреждение
высшего профессионального образования
"Казанский (Приволжский) федеральный университет"
Институт вычислительной математики и информационных технологий



УТВЕРЖДАЮ

Проректор
по образовательной деятельности КФУ
Проф. Таюрский Д.А.

"__" _____ 20__ г.

Программа дисциплины

Аппаратные средства вычислительной техники Б1.Б.14

Направление подготовки: 10.03.01 - Информационная безопасность

Профиль подготовки: Безопасность компьютерных систем

Квалификация выпускника: бакалавр

Форма обучения: очное

Язык обучения: русский

Автор(ы):

Иванов К.В. , Журавлев Андрей Александрович

Рецензент(ы):

Зыков Е.Ю.

СОГЛАСОВАНО:

Заведующий(ая) кафедрой: Акчурин А. Д.

Протокол заседания кафедры No ____ от " ____ " _____ 201__ г

Учебно-методическая комиссия Института вычислительной математики и информационных технологий:

Протокол заседания УМК No ____ от " ____ " _____ 201__ г

Регистрационный No

Казань
2017

Содержание

1. Цели освоения дисциплины
2. Место дисциплины в структуре основной образовательной программы
3. Компетенции обучающегося, формируемые в результате освоения дисциплины /модуля
4. Структура и содержание дисциплины/ модуля
5. Образовательные технологии, включая интерактивные формы обучения
6. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины и учебно-методическое обеспечение самостоятельной работы студентов
7. Литература
8. Интернет-ресурсы
9. Материально-техническое обеспечение дисциплины/модуля согласно утвержденному учебному плану

Программу дисциплины разработал(а)(и) старший преподаватель, к.н. Иванов К.В. кафедры интеллектуальной робототехники Высшая школа информационных технологий и информационных систем , KVIvanov@kpfu.ru ; Журавлев Андрей Александрович

1. Цели освоения дисциплины

Целями освоения дисциплины "Аппаратные средства вычислительной техники" являются: изучение организации микропроцессорных систем различного назначения и способов применения этих систем в задачах автоматизации научного эксперимента, овладение практическими навыками работы с современными микроконтроллерами, умение использовать микропроцессорные системы в различных конфигурациях.

2. Место дисциплины в структуре основной образовательной программы высшего профессионального образования

Данная учебная дисциплина включена в раздел " Б1.Б.14 Дисциплины (модули)" основной образовательной программы 10.03.01 Информационная безопасность и относится к базовой (общепрофессиональной) части. Осваивается на 2 курсе, 3 семестр.

Данная учебная дисциплина включена в раздел "Б3. Профессиональный цикл" и относится к базовой части цикла (Б.2). Осваивается на втором курсе (третий семестр).

3. Компетенции обучающегося, формируемые в результате освоения дисциплины /модуля

В результате освоения дисциплины формируются следующие компетенции:

Шифр компетенции	Расшифровка приобретаемой компетенции
ОПК-1 (профессиональные компетенции)	способность анализировать физические явления и процессы для решения профессиональных задач
ОПК-3 (профессиональные компетенции)	способность применять положения в области электротехники, электроники и схемотехники для решения профессиональных задач
ПК-1 (профессиональные компетенции)	способность выполнять работы по установке, настройке и обслуживанию программных, программно-аппаратных (в том числе криптографических) и технических средств защиты информации
ПК-2 (профессиональные компетенции)	способность применять программные средства системного, прикладного и специального назначения, инструментальные средства, языки и системы программирования для решения профессиональных задач

В результате освоения дисциплины студент:

1. должен знать:

аппаратные средства как базу для построения и развития информационных технологий, эффективно применять их для решения научно-технических и прикладных задач в соответствии с направлением профессиональной деятельности;

теоретические и методические основы и понимать содержание таких предметных областей, как: архитектура, организация и структурное построение компьютеров; микропроцессорные системы; многопроцессорные и параллельные вычислительные системы; вычислительные и коммуникационные сети.

2. должен уметь:

профессионально решать задачи в процессе производственной и технологической деятельности с учетом современных достижений науки и техники, включая: разработку алгоритмических, программных и технических решений в области информационных и телекоммуникационных систем с учётом существующих и вновь разрабатываемых средств аппаратной поддержки, разрабатывать математические, информационные и имитационные модели по тематике выполняемых исследований.

3. должен владеть:

основными методами, способами и средствами получения, хранения, переработки информации, иметь навыки работы с компьютером как средством управления информационными потоками.

4. должен демонстрировать способность и готовность:

квалифицированно применять в профессиональной деятельности низкоуровневое (аппаратно ориентированное) программирование, уметь пользоваться электронными библиотеками, знать современные стандарты информационных технологий.

4. Структура и содержание дисциплины/ модуля

Общая трудоемкость дисциплины составляет 4 зачетных(ые) единиц(ы) 144 часа(ов).

Форма промежуточного контроля дисциплины экзамен в 3 семестре.

Суммарно по дисциплине можно получить 100 баллов, из них текущая работа оценивается в 50 баллов, итоговая форма контроля - в 50 баллов. Минимальное количество для допуска к зачету 28 баллов.

86 баллов и более - "отлично" (отл.);

71-85 баллов - "хорошо" (хор.);

55-70 баллов - "удовлетворительно" (удов.);

54 балла и менее - "неудовлетворительно" (неуд.).

4.1 Структура и содержание аудиторной работы по дисциплине/ модулю

Тематический план дисциплины/модуля

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
1.	Тема 1. Основные положения алгебры логики. Схемотехническая реализация логических операций.	3	1	2	0	0	
2.	Тема 2. Базовые логические элементы, дешифратор, мультиплексор, сумматор.	3	2	2	2	0	
3.	Тема 3. Триггерные устройства. Регистры. Счетчики. АЛУ.	3	3	2	2	0	

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
4.	Тема 4. Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, УВВ.	3	4	2	2	0	
5.	Тема 5. Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM.	3	5	2	2	0	
6.	Тема 6. Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.	3	6	2	2	2	
7.	Тема 7. Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.	3	7	2	2	2	
8.	Тема 8. Процессоры со сложным набором команд (CISC-процессоры). Регистрово-ориентированные архитектуры (RISC-архитектуры).	3	8	2	2	0	
9.	Тема 9. Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E.	3	9	2	0	2	
10.	Тема 10. Взаимодействие ЦП с памятью МП-системы и устройствами ввода/вывода.	3	10	2	0	0	

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
11.	Тема 11. Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.	3	11	2	0	2	
12.	Тема 12. Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП.	3	12	2	0	2	
13.	Тема 13. Микросистемы с гарвардской архитектурой. Микроконтроллеры.	3	13	2	0	2	
14.	Тема 14. Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память.	3	14	2	2	0	
15.	Тема 15. Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.	3	15	2	2	0	
16.	Тема 16. Многоядерные процессоры.	3	16	2	0	2	
17.	Тема 17. Матричные процессоры и параллельные ЭВМ.	3	17	2	0	2	
18.	Тема 18. Сети процессоров. Транспьютерные сети.	3	18	2	0	2	
	Тема . Итоговая форма контроля	3		0	0	0	Экзамен

N	Раздел Дисциплины/ Модуля	Семестр	Неделя семестра	Виды и часы аудиторной работы, их трудоемкость (в часах)			Текущие формы контроля
				Лекции	Практические занятия	Лабораторные работы	
Итого				36	18	18	

4.2 Содержание дисциплины

Тема 1. Основные положения алгебры логики. Схемотехническая реализация логических операций.

лекционное занятие (2 часа(ов)):

Основные положения алгебры логики. Схемотехническая реализация логических операций.

Тема 2. Базовые логические элементы, дешифратор, мультиплексор, сумматор.

лекционное занятие (2 часа(ов)):

Базовые логические элементы, дешифратор, мультиплексор, сумматор.

практическое занятие (2 часа(ов)):

Базовые логические элементы, дешифратор, мультиплексор, сумматор.

Тема 3. Триггерные устройства. Регистры. Счетчики. АЛУ.

лекционное занятие (2 часа(ов)):

Триггерные устройства. Регистры. Счетчики. АЛУ.

практическое занятие (2 часа(ов)):

Триггерные устройства. Регистры. Счетчики. АЛУ.

Тема 4. Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, УВВ.

лекционное занятие (2 часа(ов)):

Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, УВВ.

практическое занятие (2 часа(ов)):

Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, УВВ.

Тема 5. Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM.

лекционное занятие (2 часа(ов)):

Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM.

практическое занятие (2 часа(ов)):

Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM.

Тема 6. Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.

лекционное занятие (2 часа(ов)):

Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.

практическое занятие (2 часа(ов)):

Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.

лабораторная работа (2 часа(ов)):

Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.

Тема 7. Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.

лекционное занятие (2 часа(ов)):

Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.

практическое занятие (2 часа(ов)):

Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.

лабораторная работа (2 часа(ов)):

Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.

Тема 8. Процессоры со сложным набором команд (CISC-процессоры).

Регистрово-ориентированные архитектуры (RISC-архитектуры).

лекционное занятие (2 часа(ов)):

Процессоры со сложным набором команд (CISC-процессоры). Регистрово-ориентированные архитектуры (RISC-архитектуры).

практическое занятие (2 часа(ов)):

Процессоры со сложным набором команд (CISC-процессоры). Регистрово-ориентированные архитектуры (RISC-архитектуры).

Тема 9. Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E.

лекционное занятие (2 часа(ов)):

Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E.

лабораторная работа (2 часа(ов)):

Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E.

Тема 10. Взаимодействие ЦП с памятью МП-системы и устройствами ввода/вывода.

лекционное занятие (2 часа(ов)):

Взаимодействие ЦП с памятью МП-системы и устройствами ввода/вывода.

Тема 11. Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.

лекционное занятие (2 часа(ов)):

Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.

лабораторная работа (2 часа(ов)):

Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.

Тема 12. Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП.

лекционное занятие (2 часа(ов)):

Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП.

лабораторная работа (2 часа(ов)):

Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП.

Тема 13. Микросистемы с гарвардской архитектурой. Микроконтроллеры.

лекционное занятие (2 часа(ов)):

Микросистемы с гарвардской архитектурой. Микроконтроллеры.

лабораторная работа (2 часа(ов)):

Микросистемы с гарвардской архитектурой. Микроконтроллеры.

Тема 14. Наборы команд, ориентированные на регистровую архитектуру.

Конвейеризация и регистровая память.

лекционное занятие (2 часа(ов)):

Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память

практическое занятие (2 часа(ов)):

Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память

Тема 15. Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.

лекционное занятие (2 часа(ов)):

Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.

практическое занятие (2 часа(ов)):

Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.

Тема 16. Многоядерные процессоры.

лекционное занятие (2 часа(ов)):

Многоядерные процессоры.

лабораторная работа (2 часа(ов)):

Многоядерные процессоры.

Тема 17. Матричные процессоры и параллельные ЭВМ.

лекционное занятие (2 часа(ов)):

Матричные процессоры и параллельные ЭВМ.

лабораторная работа (2 часа(ов)):

Матричные процессоры и параллельные ЭВМ.

Тема 18. Сети процессоров. Транспьютерные сети.

лекционное занятие (2 часа(ов)):

Сети процессоров. Транспьютерные сети.

лабораторная работа (2 часа(ов)):

Сети процессоров. Транспьютерные сети.

4.3 Структура и содержание самостоятельной работы дисциплины (модуля)

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
1.	Тема 1. Основные положения алгебры логики. Схемотехническая реализация логических операций.	3	1	Доклад	1	Доклад
2.	Тема 2. Базовые логические элементы, дешифратор, мультиплексор, сумматор.	3	2	Задача	1	Отчет
3.	Тема 3. Триггерные устройства. Регистры. Счетчики. АЛУ.	3	3	Блок-схема	1	Отчет

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
4.	Тема 4. Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, УВВ.	3	4	Доклад	1	Доклад
5.	Тема 5. Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM.	3	5	Доклад	1	Доклад
6.	Тема 6. Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.	3	6	Подготовка к тесту	1	Тест
7.	Тема 7. Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.	3	7	Доклад	1	Доклад
8.	Тема 8. Процессоры со сложным набором команд (CISC-процессоры). Регистрово-ориентированные архитектуры (RISC-архитектуры).	3	8	Доклад	1	Доклад
9.	Тема 9. Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E.	3	9	Доклад	1	Доклад
10.	Тема 10. Взаимодействие ЦП с памятью МП-системы и устройствами ввода/вывода.	3	10	Прочтение доп. литературы	1	Доклад

N	Раздел Дисциплины	Семестр	Неделя семестра	Виды самостоятельной работы студентов	Трудоемкость (в часах)	Формы контроля самостоятельной работы
11.	Тема 11. Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.	3	11	Доклад	4	Доклад
12.	Тема 12. Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП.	3	12	Доклад	1	Доклад
13.	Тема 13. Микросистемы с гарвардской архитектурой. Микроконтроллеры.	3	13	Подготовка к опросу	4	Опрос
14.	Тема 14. Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память.	3	14	Прочтение доп. литературы	1	Беседа
15.	Тема 15. Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.	3	15	Доклад	1	Доклад
16.	Тема 16. Многоядерные процессоры.	3	16	Доклад	2	Доклад
17.	Тема 17. Матричные процессоры и параллельные ЭВМ.	3	17	Прочтение доп. литературы	2	Доклад
18.	Тема 18. Сети процессоров. Транспьютерные сети.	3	18	Подготовка к зачету	2	Зачет
	Итого				27	

5. Образовательные технологии, включая интерактивные формы обучения

Освоение дисциплины "Аппаратные средства вычислительной техники" предполагает использование как традиционных (лекции, практические занятия с использованием методических материалов теме дисциплины), так и инновационных образовательных технологий с использованием в учебном процессе активных и интерактивных форм проведения занятий: использование мультимедийных программ подготовки и демонстрации учебного материала с помощью различных средств отображения, выполнение практических работ с использованием компьютерной техники и профессиональных программных средств обработки информации, использование ресурсов интернета.

6. Оценочные средства для текущего контроля успеваемости, промежуточной аттестации по итогам освоения дисциплины и учебно-методическое обеспечение самостоятельной работы студентов

Тема 1. Основные положения алгебры логики. Схемотехническая реализация логических операций.

Доклад , примерные вопросы:

Основные положения алгебры логики. Схемотехническая реализация логических операций. Логические операторы, их эффективное использование

Тема 2. Базовые логические элементы, дешифратор, мультиплексор, сумматор.

Отчет , примерные вопросы:

Базовые логические элементы, дешифратор, мультиплексор, сумматор. Схематическое изображение, принцип работы.

Тема 3. Триггерные устройства. Регистры. Счетчики. АЛУ.

Отчет , примерные вопросы:

Триггерные устройства. Регистры. Счетчики. АЛУ. Схематические изображения. Типы и разновидности АЛУ.

Тема 4. Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, УВВ.

Доклад , примерные вопросы:

Классификация вычислительных устройств. Шинная структура ЭВМ. Центральный процессор (ЦП), устройство управления (УУ), память, устройства ввода-вывода. Аспекты их функционирования.

Тема 5. Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM.

Доклад , примерные вопросы:

Основные структуры адресных запоминающих устройств: SRAM, DRAM, ROM. Особенности применения и функционирования.

Тема 6. Функционально-структурные особенности микропроцессоров (МП). Формат команд центрального процессора. Режимы адресации.

Тест , примерные вопросы:

Функционально-структурные особенности микропроцессоров. Формат команд центрального процессора. Режимы адресации. Различные модели и архитектуры.

Тема 7. Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой.

Доклад , примерные вопросы:

Типовая архитектура и последовательность выполнения команд центральным процессором. Структура ЦП и взаимодействие с МП-системой. Типы команд. Их назначение.

Тема 8. Процессоры со сложным набором команд (CISC-процессоры). Регистрово-ориентированные архитектуры (RISC-архитектуры).

Доклад , примерные вопросы:

Процессоры со сложным набором команд (CISC-процессоры). Регистрово-ориентированные архитектуры (RISC-архитектуры). Достоинства и недостатки.

Тема 9. Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E.

Доклад , примерные вопросы:

Шины ввода/вывода ISA, EISA, PCI, AGP, PCI-E. Особенности работы и применения. Протоколы взаимодействия с устройствами.

Тема 10. Взаимодействие ЦП с памятью МП-системы и устройствами ввода/вывода.

Доклад , примерные вопросы:

Взаимодействие ЦП с памятью МП-системы и устройствами ввода/вывода. Протоколы. Параллельный и последовательный интерфейсы.

Тема 11. Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом.

Доклад , примерные вопросы:

Магистрально-модульная структура микропроцессорных систем. Подсистема ввода/вывода в системах с магистрально-модульным интерфейсом. Особенности применения.

Тема 12. Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП.

Доклад , примерные вопросы:

Архитектура интерфейса и режимы обмена данными с УВВ. Основные сведения о режимах обмена данными с УВВ: программный обмен, система прерываний, ПДП. Протоколы. Тенденции развития.

Тема 13. Микросистемы с гарвардской архитектурой. Микроконтроллеры.

Опрос , примерные вопросы:

Микросистемы с гарвардской архитектурой. Микроконтроллеры. Разновидности. Сравнительные характеристики.

Тема 14. Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память.

Беседа , примерные вопросы:

Наборы команд, ориентированные на регистровую архитектуру. Конвейеризация и регистровая память. Достоинства такой системы.

Тема 15. Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров.

Доклад , примерные вопросы:

Конвейер операций и принцип распараллеливания операций. Параллельные вычислительные системы, сети процессоров. Тенденции развития.

Тема 16. Многоядерные процессоры.

Доклад , примерные вопросы:

Многоядерные процессоры.

Тема 17. Матричные процессоры и параллельные ЭВМ.

Доклад , примерные вопросы:

Матричные процессоры и параллельные ЭВМ.

Тема 18. Сети процессоров. Транспьютерные сети.

Зачет , примерные вопросы:

Сети процессоров. Транспьютерные сети.

Тема . Итоговая форма контроля

Примерные вопросы к экзамену:

ТЕМАТИЧЕСКИЙ ПЛАН ПРАКТИЧЕСКИХ РАБОТ ПО КУРСУ "АППАРАТНЫЕ СРЕДСТВА ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ"

Номер занятия Содержание практических занятий

Работа ♦1 Системы счисления: двоичная, двоично-десятичная, 16-ричная; перевод чисел из одной системы в другую, арифметические операции в двоичной и 16-ричной системах счисления

Работа ♦2 Освоение схемной реализации логических выражений с использованием основных логических элементов. Решение обратной задачи.

Работа ♦3 Освоение работы с EdSim51 - учебным симулятором 8-разрядного микроконтроллера intel8051

Работа ♦4 Освоение записи данных и выполнения операций над ними в программной среде ассемблера x51.

Работа ♦5 Освоение работы с объектами управления: ввод и вывод данных, работа с последовательным портом, организация временных задержек, измерение временных интервалов

Работа ♦6 Выполнение индивидуального задания на организацию взаимодействия микропроцессорного комплекса с объектом управления/контроля

САМОСТОЯТЕЛЬНАЯ РАБОТА СТУДЕНТОВ (СРС) включает следующие виды работ:

- изучение теоретического лекционного материала;
- проработка теоретического материала (конспекты лекций, основная и дополнительная литература);
- доработка алгоритмов решения задач, связанных с изучением и практическим использованием микропроцессорных устройств (микроконтроллеров);
- подготовка к сдаче лабораторных работ по изучаемой дисциплине.

ВОПРОСЫ К ЭКЗАМЕНУ

1. Принципы фон-Неймана, Гарвардская и Принстонская архитектуры ЭВМ
2. Аппаратная реализация основных логических элементов
3. Регистр: назначение, организация, реализация
4. Основные блоки компьютера
5. Функционирование ЭВМ в режиме выполнения команд
6. Шинная архитектура персонального компьютера в развитии
7. Хабовая архитектура современного ПК
8. Виды памяти ЭВМ. Иерархическая организация системы памяти
9. Организация и методы повышения быстродействия оперативной памяти (DRAM)
10. Организация ассоциативной памяти
11. Принципы функционирования кэш-памяти (SRAM)
12. Типы организации кэш-памяти: адресная, ассоциативная, комбинированная
13. Назначение и организация системы синхронизации ЭВМ. Основные синхрочастоты ПК
14. Архитектура центрального процессора (ЦП)
15. Основные принципы повышения производительности ЦП
16. Организация мультипрограммного режима работы ЭВМ
17. Система прерываний
18. Понятие интерфейса, основные характеристики
19. Интерфейсы периферийных устройств
20. Принципы микропрограммного управления работой ЭВМ
21. Типы внешних запоминающих устройств, основные параметры
22. Устройства ввода-вывода
23. Организация микропроцессора (МП) и микропроцессорных систем
24. Особенности организации микроконтроллеров
25. Поколения МП и их основные характеристики

26. Перспективные микропроцессоры
27. Системная магистраль микропроцессора
28. Буферизация шин
29. Управление системной магистралью
30. Пути повышения производительности ЭВМ
31. Классификация систем распараллеливания обработки информации
32. СуперЭВМ, вычислительные кластеры
33. Архитектура специализированных вычислительных комплексов
34. Коды обнаружения ошибок
35. Корректирующие коды
36. Работа системы обнаружения ошибок в ЭВМ

7.1. Основная литература:

1. Гагарина Л. Г. Технические средства информатизации: учеб.пособие / Л.Г. Гагарина. - М.: ИД ФОРУМ, 2010. - 256 с.: <http://znanium.com/bookread.php?book=173430>
2. Максимов Н. В. Попов И. И. Партыка Т. Л. Архитектура ЭВМ и вычислительных систем: Учебник / Н.В. Максимов, Т.Л. Партыка, И.И. Попов. - 3-е изд., перераб. и доп. - М.: Форум, 2010. - 512 с.: <http://znanium.com/bookread.php?book=201229>
3. Федотова Е. Л. Информационные технологии в профессиональной деятельности: Учебное пособие / Е.Л. Федотова. - М.: ИД ФОРУМ: НИЦ Инфра-М, 2012. - 368 с.: <http://znanium.com/bookread.php?book=322029>

7.2. Дополнительная литература:

1. Информатика: аппаратные средства персонального компьютера: Учебное пособие / В.М. Яшин. - М.: ИНФРА-М, 2008. - 254 с. Режим доступа: <http://znanium.com/bookread.php?book=114937>
2. Бройдо В.Л. Вычислительные системы, сети и телекоммуникации. ? СПб.: "Питер", 2004. ? 703 с. ? ISBN 5-94723-634-6.

7.3. Интернет-ресурсы:

Аппаратные средства персонального компьютера - http://www.academia-moscow.ru/ftp_share/_books/fragments/fragment_23463.pdf
Документация - <http://www.atmel.com/ru/ru/products/microcontrollers/avr/default.aspx>
микроконтроллеры - <http://cxem.net/mc/mc.php>
Практическое использование МК - <http://habrahabr.ru/hub/controllers/>
Структурная организация и аппаратные средства персонального компьютера - http://www.nnre.ru/kompyutery_i_internet/informatika_apparatnye_sredstva_personalnogo_kompyutera/p6

8. Материально-техническое обеспечение дисциплины(модуля)

Освоение дисциплины "Аппаратные средства вычислительной техники" предполагает использование следующего материально-технического обеспечения:

□ лекционный зал;

- вычислительный класс;
- компьютерная техника;
- лаборатория по специализации.

Программа составлена в соответствии с требованиями ФГОС ВПО и учебным планом по направлению 10.03.01 "Информационная безопасность" и профилю подготовки Безопасность компьютерных систем .

Автор(ы):

Иванов К.В. _____

Журавлев Андрей Александрович _____

"__" _____ 201__ г.

Рецензент(ы):

Зыков Е.Ю. _____

"__" _____ 201__ г.