

Метод синтеза тестовых программ для аналого-цифровых интегральных схем с применением сети автоматов

С. Г. Мосин

Казанский федеральный университет, smosin@ieee.org

Аннотация — Предложен метод синтеза тестовых программ в виде сети автоматов, обеспечивающих выполнение тестов с различной разрешающей способностью при проведении тестирования аналого-цифровых интегральных схем (АЦИС) на автоматическом тестовом оборудовании. Определены две базовые модели описания процесса иерархического тестирования АЦИС в виде сети автоматов. Представлено описание предложенного метода в виде набора базовых операций.

Ключевые слова — автоматизация проектирования, тестопригодное проектирование, тестовая программа, аналого-цифровая интегральная схема, сеть автоматов.

I. ВВЕДЕНИЕ

Тестирование, обеспечивающее отбраковку негодных изделий и гарантирующее качество партии произведенных микросхем, – одна из сложных и дорогостоящих операций в ходе производства АЦИС. Тестирование играет важную роль на ранних стадиях производства – до массового выпуска – при выявлении места и причины нарушения работы АЦИС. В зависимости от цели тестирования применяют контролирующие или диагностические тесты. С ростом функциональной и структурной сложности современных микросхем наблюдается переход к концепции тестопригодного проектирования (*DFT – Design-For-Testability*), когда разработку схемы и способов ее тестирования осуществляют одновременно, начиная с ранних стадий процесса проектирования. Следует отметить, что для цифровых подсхем разработаны и активно используют эффективные способы тестирования [1-3]. В свою очередь, организация тестирования аналоговых подсхем представляет существенную сложность в силу отсутствия универсальных методов и необходимости разработки или адаптации тестовых мероприятий для различных классов аналоговых схем или даже конкретного устройства. Отсюда, тестирование АЦИС, основанное на совместной проверке цифровой и аналоговой подсхем, – сложная задача, которая требует согласования между собой методов тестирования, используемых для обеих подсхем [4-8]. В работе предложен метод формирования тестовых программ в виде сети автоматов, обеспечивающих выполнение тестов с различной разрешающей способностью при проведении тестирования АЦИС на автоматическом тестовом оборудовании, который соответствует методологии тестопригод-

ного проектирования аналого-цифровых интегральных схем.

II. МЕТОД СИНТЕЗА ТЕСТОВОЙ ПРОГРАММЫ В ВИДЕ СЕТИ АВТОМАТОВ

Привлечение подхода тестопригодного проектирования позволяет осуществить выбор наиболее подходящих методов тестирования для каждой из подсхем с учетом минимизации временных и стоимостных затрат на его проведение, обеспечивая требуемое покрытие неисправностей [9]. При построении и использовании диагностических тестов, как правило, применяют иерархическое тестирование, обеспечивающее поиск неисправностей на уровне отдельных компонентов, функциональных блоков (ФБ), подсхем или устройства в целом. Иерархическое тестирование АЦИС направлено на проверку работоспособности аналоговой подсхемы и ее ФБ, цифровой подсхемы и ее ФБ, схем преобразователей АЦП и ЦАП, а также всего устройства в целом. Элементы схемы, участвующие в иерархическом тестировании, образуют множество E . Процесс тестирования АЦИС сводится к подаче тестовых сигналов на вход проверяемого элемента и измерению выходных реакций, на основании которых принимается решение о корректности функционирования схемы, т.е. носит событийный характер [10]. Для описания и синхронизации процессов реализации тестирования АЦИС предложено использовать алгебраическую теорию автоматов, где для описания процессов тестирования отдельных элементов используется конечный автомат следующего вида

$$S = (A, Z, W, \delta, \lambda, a_0),$$

в котором $A = \{a_0, \dots, a_m, \dots, a_M\}$ – множество состояний, определяющих стадии процесса тестирования; $Z = \{z_1, \dots, z_f, \dots, z_F\}$ – множество входных сигналов управления тестированием и осведомления; $W = \{w_1, \dots, w_g, \dots, w_G\}$ – множество выходных сигналов, управляющих подсистемами автоматического тестового оборудования (АТО); $\delta: A \times Z \rightarrow A$ – функция переходов, реализующая отображение $D_\delta \subseteq A \times Z$ в A ; $\lambda: A \times Z \rightarrow W$ – функция выходов, реализующая отображение $D_\lambda \subseteq A \times Z$ в W ; a_0 – начальное состояние автомата.